

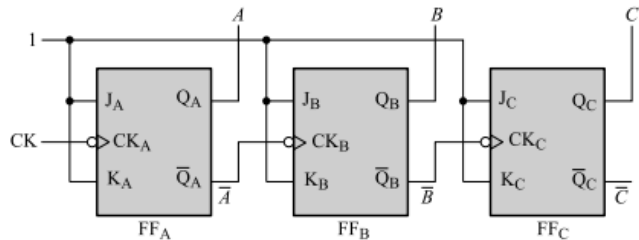
臺北市立內湖高工 110 學年度第一學期第三次定期考查 數位邏輯設計試卷								
科目	數位邏輯設計	適用班級	電子科二年級	班級		姓名		座號
作答方式	<input checked="" type="checkbox"/> 直接作答 <input checked="" type="checkbox"/> 電腦畫卡 <input type="checkbox"/> 畫卡手寫							

【壹.選擇題】

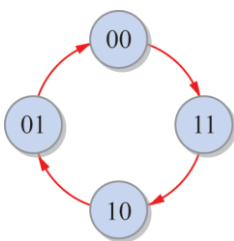
- 一、本測驗共 34 題選擇題，每題 3 分，總計 102 分。
- 二、答案卡請確實填寫科別、學號、姓名，並畫記正確學號，畫錯或未畫記學號者，扣 分；無法辨識作答者之答案卡，一律 0 分。

- () 1. 某一 4 位元的下數非同步計數器，目前的輸出端 DCBA 為 0010，經過 4 個 CK 輸入後，計數器的輸出端 DCBA 應為何？
(A) 0110 (B) 0111 (C) 1110 (D) 1101

- () 2. 如圖所示之計數器為

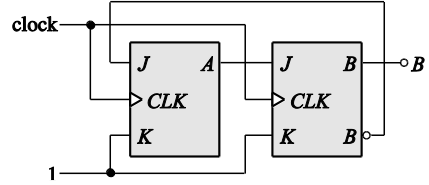


- (A) 8 模上數非同步計數器 (B) 8 模下數非同步計數器 (C) 7 模上數非同步計數器 (D) 7 模下數非同步計數器
- () 3. 若利用 JK 型正反器，設計一個 9 模的強生計數器，至少需要由幾個正反器組成？
(A) 5 個 (B) 6 個 (C) 7 個 (D) 4 個
- () 4. 在設計一個由 0 開始計數，依序計數到 32 的非同步計數器，至少需要使用幾個正反器？
(A) 3 (B) 4 (C) 5 (D) 6
- () 5. 單一個正反器可以儲存多少位元 (bit) 的資料？
(A) 1 個 (B) 2 個 (C) 3 個 (D) 4 個

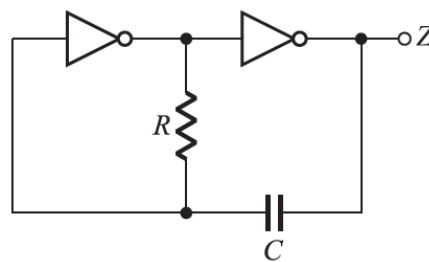


- () 6. 如圖所示狀態圖，若以 D 型正反器來完成，則其 D_B 與 D_A 之輸入方程式分別等於
(A) 1, 1 (B) $\overline{Q_B}, \overline{Q_A}$ (C) $Q_B \oplus Q_A, Q_A$ (D) $\overline{Q_B} \oplus \overline{Q_A}, \overline{Q_A}$

- () 7. 如圖所示之計數器，其輸出 A、B 之狀態依序為
(A) 00、01、10 (B) 11、01、10 (C) 11、10、01 (D) 00、10、01

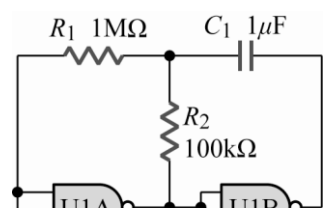


- () 8. 如圖所示之邏輯閘無穩態多諧振盪器，若 $R = 10k\Omega$ 、 $C = 10\mu F$ ，則輸出端 Z 之脈波週期約為

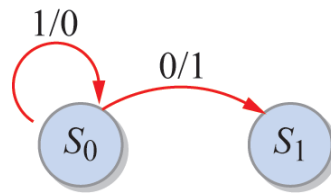


- (A) 140ms (B) 220ms (C) 110ms (D) 69.3ms
- () 9. 循序邏輯電路是由組合邏輯電路與記憶元件所組成，最基本的記憶元件是
(A) 基本邏輯閘 (B) 多工器 (C) 加法器 (D) 正反器
- () 10. T 型正反器的輸出特徵方程式 $Q_{n+1} =$

- (A) $\overline{T}\overline{Q_n} + TQ_n$ (B) $\overline{T} \oplus \overline{Q_n}$ (C) $T \oplus Q_n$ (D) $\overline{T}Q_n$



- () 11. 如圖所示電路之輸出，下列何者較正確？
(A) 週期與 R_1C_1 成正比之方波 (B) 週期與 R_1C_1 成反比之方波 (C) 週期與 R_2C_1 成正比之方波 (D) 週期與 R_2C_1 成反比之方波

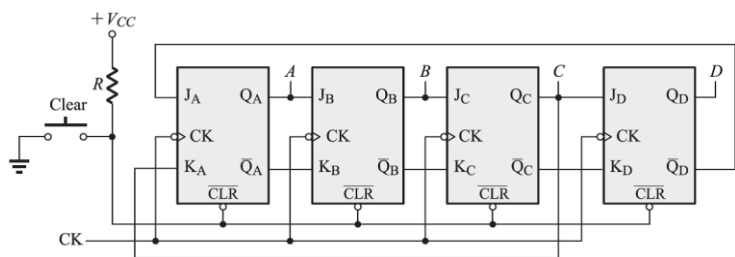


- () 12. 如圖所示之狀態變化，下列何者正確？
(A) 當輸入 1 則狀態由 S_0 轉入 S_1 且輸出 0 (B) 當輸入 0 則狀態由 S_0 轉入 S_1 且輸出 1 (C) 當輸入 0 則狀態不變且輸出 0 (D) 當輸入 1 則狀態不變且輸出 1

臺北市立內湖高工 110 學年度第一學期第三次定期考查 數位邏輯設計試卷

科目	數位邏輯設計	適用班級	電子科二年級	班級		姓名		座號	
作答方式	<input checked="" type="checkbox"/> 直接作答 <input checked="" type="checkbox"/> 電腦畫卡 <input type="checkbox"/> 畫卡手寫								

() 13. 如圖所示電路為



- (A) 7 模環形計數器 (B) 7 模強生計數器 (C) 8 模強生計數器 (D) 8 模環形計數器

() 14. 一個 4 位元環形計數器 (ring counter)，其輸出 $Q_3Q_2Q_1Q_0$ 之初值設為 1000，在正常運作之下，計數器的輸出不會產生下列何種狀態？

- (A) 0101 (B) 0010 (C) 0001 (D) 0100

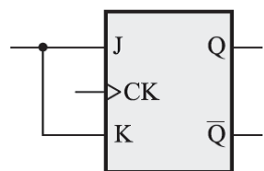
() 15. JK 正反器的輸出端 Q 由 1 變為 1 時，其輸入端 J 、 K 所需的狀態分別為何？

- (A) 0、 \times (B) \times 、0 (C) 1、 \times (D) \times 、1

() 16. 模 10 的同步上數二進位計數器，若初值為 1000(最左邊為 MSB)，經 12 個時序脈波後，輸出值應為

- (A) 0000 (B) 0001 (C) 1001 (D) 0010

() 17. 如圖所示，若輸入端 $J = K = 0$ ，且 CK 的頻率為 8kHz，



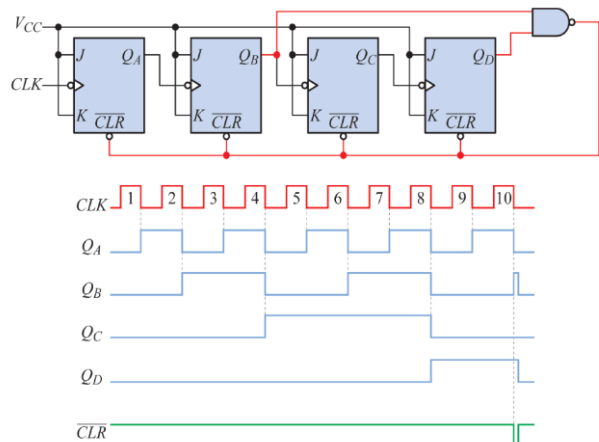
則 JK 正反器輸出端 Q 之頻率為

- (A) 8kHz (B) 4kHz (C) 2kHz (D) 0Hz

() 18. 正反器是一種

- (A) 無穩態多諧振盪電路 (B) 單穩態多諧振盪電路
(C) 雙穩態多諧振盪電路 (D) 不穩態多諧振盪電路

() 19. 如圖所示



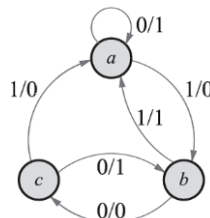
此電路之模數為

- (A) 8 (B) 10 (C) 12 (D) 16

() 20. 使用負緣觸發 JK 正反器來製作模數為 65 的漣波計數器，至少需使用多少個正反器？

- (A) 4 個 (B) 5 個 (C) 6 個 (D) 7 個

() 21. 如圖所示之狀態圖，所對應的狀態表應為下列何者？



現態 (PS)	次態 (NS)		輸出	
	$I=0$	$I=1$	$I=0$	$I=1$
a	a	c	1	0
b	c	a	0	1
c	b	a	1	0

(A)

現態 (PS)	次態 (NS)		輸出	
	$I=0$	$I=1$	$I=0$	$I=1$
a	a	b	1	0
b	c	a	0	1
c	b	a	1	0

(B)

現態 (PS)	次態 (NS)		輸出	
	$I=0$	$I=1$	$I=0$	$I=1$
a	a	b	1	0
b	c	a	0	1
c	c	b	1	0

(C)

現態 (PS)	次態 (NS)		輸出	
	$I=0$	$I=1$	$I=0$	$I=1$
a	a	b	0	1
b	c	a	0	1
c	b	a	1	0

(D)

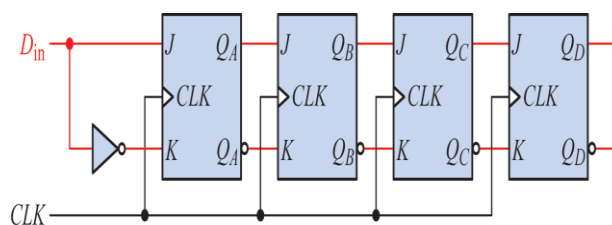
() 22. JK 正反器的輸出端特徵方程式 $Q_{n+1} =$

- (A) $J\bar{Q}_n + \bar{K}Q_n$ (B) $JQ_n + \bar{K}\bar{Q}_n$ (C) $\bar{J}Q_n + \bar{K}Q_n$
(D) $J\bar{Q}_n + KQ_n$

() 23. 非同步計數器又稱為

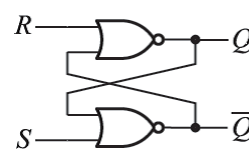
- (A) 強生計數器 (B) 環形計數器 (C) 漣波計數器
(D) 移位暫存器

() 24. 在如圖所示



若 $D_{in}=1$ ，且 $Q_AQ_BQ_CQ_D=0110$ ，在經 3 個時序脈波輸入後其輸出依序為 (A) 1100 (B) 1101 (C) 1111 (D) 1110

() 25. 如圖所示係由 NOR 閘所組成的 RS 門鎖器 (Latch)，則其真值表最有可能為下列何者？



S	R	Q	\bar{Q}
0	0	Q	\bar{Q}
0	1	0	1
1	0	1	0
1	1	0	0

(A)

S	R	Q	\bar{Q}
0	0	0	0
0	1	0	1
1	0	1	0
1	1	Q	\bar{Q}

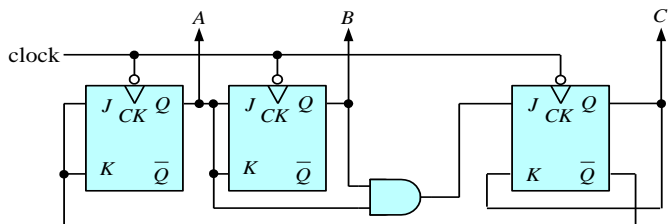
(B)

臺北市立內湖高工 110 學年度第一學期第三次定期考查 數位邏輯設計試卷

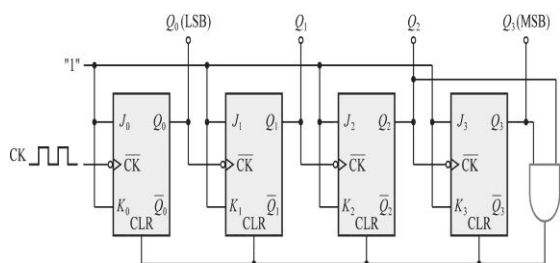
科目	數位邏輯設計	適用班級	電子科二年級	班級		姓名		座號	
作答方式	<input checked="" type="checkbox"/> 直接作答 <input checked="" type="checkbox"/> 電腦畫卡 <input type="checkbox"/> 畫卡手寫								

S	R	Q	\bar{Q}	S	R	Q	\bar{Q}
0	0	Q	Q	0	0	1	1
0	1	1	0	0	1	1	0
1	0	0	1	1	0	0	1
(C) 1	1	0	0	(D) 1	1	Q	Q

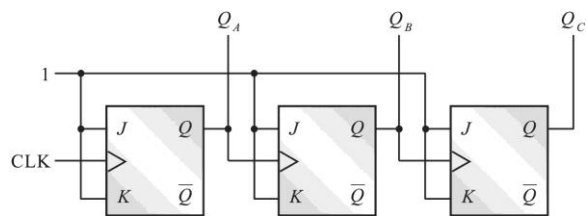
- () 26. 下圖所示之同步計數器，其計數之 mod 數為
(A) mod 8 (B) mod 7 (C) mod 6 (D) mod 5



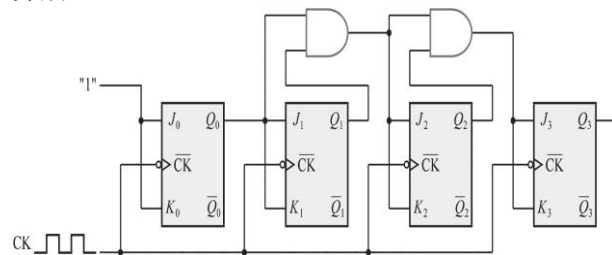
- () 27. 如上圖所示電路，若每個正反器的延遲時間為 20ns，每個邏輯閘的延遲時間為 20ns，則其最大工作頻率可達多少 Hz？
(A) 12.5MHz (B) 20MHz (C) 25MHz (D) 50MHz。
- () 28. 使用由 7 個正反器所組成之二進制上數計數器，其計數範圍可由 0 到何值？
(A) 127 (B) 128 (C) 256 (D) 255。
- () 29. 某正反器的真值表裡，若其 CK 欄位中以「↓」表示時脈信號，則表示此正反器是採何種觸發方式？
(A) 低準位觸發 (B) 高準位觸發 (C) 正緣觸發 (D) 負緣觸發
- () 30. 如圖所示， Q_1 輸出脈波的工作週期(duty cycle)為多少？
(A) 25% (B) 33.3% (C) 50% (D) 80%。



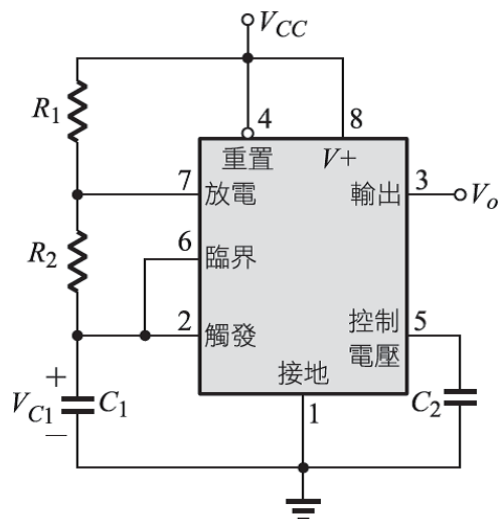
- () 31. 如圖所示為非同步計數器，若 CLK 的一個時脈週期為 5μs，則 Q_B 的輸出頻率為何？
(A) 200kHz (B) 100kHz (C) 50kHz (D) 25kHz。



- () 32. 如圖所示電路若輸出由 $Q_3Q_2Q_1Q_0$ 接出，則此電路的功能為
(A) 16 模下數同步計數器 (B) 16 模上數同步計數器
(C) 16 模上數非同步計數器 (D) 16 模下數非同步計數器。

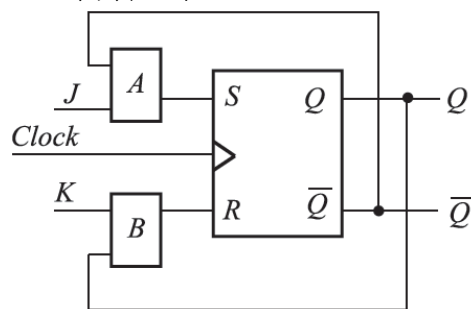


- () 33. 如圖所示電路，其 V_{C1} 與 V_o 的波形分別為



- (A) 脈波、鋸齒波 (B) 脈波、脈波
(C) 鋸齒波、脈波 (D) 鋸齒波、鋸齒波

- () 34. 將 SR 正反器連接成 JK 正反器如右圖所示，若方塊 A 及方塊 B 分別僅能使用 1 個二輸入邏輯閘，則下列何者正確？



- (A) 方塊 A 使用 AND、方塊 B 使用 OR
(B) 方塊 A 使用 NAND、方塊 B 使用 NOR
(C) 方塊 A 使用 AND、方塊 B 使用 AND
(D) 方塊 A 使用 NAND、方塊 B 使用 NAND

臺北市立內湖高工 110 學年度第一學期第三次定期考查 數位邏輯設計試卷									
科目	數位邏輯設計	適用 班級	電子科二年級	班 級		姓 名		座 號	
作答方式	<input checked="" type="checkbox"/> <input type="checkbox"/> 直接作答 <input checked="" type="checkbox"/> 電腦畫卡 <input type="checkbox"/> 畫卡手寫								

CBADA BDADC
CBBAB ADCCD
BACDA DCADC
CBCC